

X67DM9321.L12

1 Allgemeines

Dieses Modul ist mit 16 Digitalkanälen ausgestattet, die wahlweise als Ein- oder Ausgang konfigurierbar sind. Die Eingänge sind für Sink-Beschaltung und die Ausgänge für Source-Beschaltung ausgelegt.

Ein besonderes Ausstattungsmerkmal ist der Knotennummernschalter zum Einstellen der X2X Link Adresse. Bei wechselnden Konfigurationen von modularen Maschinen ist es zum Beispiel erforderlich, bestimmte Modulgruppen auf eine fixe Adresse zu legen, unabhängig von den davor befindlichen Modulen im Strang. Alle nachfolgenden Standardmodule beziehen sich auf diesen Offset und adressieren wieder automatisch.

- 16 digitale Kanäle, wahlweise als Ein- oder Ausgang konfigurierbar
- Knotennummernschalter zum Einstellen der X2X Link Adresse
- Ersatz von Passiv-Verteilern
- 2 Kanäle zusätzlich mit Zählfunktionen
- Alle Ausgänge mit Einzelkanaldiagnose
- Umfangreiche zusätzliche Statusinformationen

2 Bestelldaten


Bestellnummer	Kurzbeschreibung	Abbildung
	Digitale Mischmodule	
X67DM9321.L12	X67 Digitales Mischmodul, 16 Kanäle wahlweise als Ein- oder Ausgang parametrierbar, 24 VDC, 0,5 A, Eingangsfiler parametrierbar, 2 Ereigniszähler 50 kHz, M12-Anschlussstechnik, X2X Link Adressschalter, High-Density-Modul	

Tabelle 1: X67DM9321.L12 - Bestelldaten

Erforderliches Zubehör
Für eine Gesamtübersicht siehe X67 System Anwenderhandbuch, Abschnitt "Zubehör - Gesamtübersicht".

3 Technische Daten

Bestellnummer	X67DM9321.L12
Kurzbeschreibung	
I/O-Modul	16 digitale Kanäle, Konfiguration als Ein- oder Ausgang erfolgt über Software, Eingänge mit Zusatzfunktionen
Allgemeines	
Isolationsspannung zwischen Kanal und Bus	500 V _{eff}
Nennspannung	24 VDC
B&R ID-Code	0x199B
Sensor-/Aktorversorgung	0,5 A Summenstrom
Statusanzeigen	I/O-Funktion pro Kanal, Versorgungsspannung, Busfunktion
Diagnose	
Ausgänge	Ja, per Status-LED und SW-Status
I/O-Versorgung	Ja, per Status-LED und SW-Status
Anschluss technik	
X2X Link	M12 B-codiert
Ein-/Ausgänge	8x M12 A-codiert
I/O-Versorgung	M8 4-polig
Leistungsaufnahme	
I/O-Versorgung	3 W
X2X Link Versorgung	0,75 W
Potenzialtrennung	
Kanal - Bus	Ja
Kanal - Kanal	Nein
Zertifizierungen	
CE	Ja
KC	Ja
UL	cULus E115267
HazLoc	Industrial Control Equipment cCSAus 244665 Process Control Equipment for Hazardous Locations Class I, Division 2, Groups ABCD, T5
ATEX	Zone 2, II 3G Ex nA IIA T5 Gc IP67, Ta = 0 - max. 60 °C TÜV 05 ATEX 7201X
GOST-R	Ja
I/O-Versorgung	
Nennspannung	24 VDC
Spannungsbereich	18 bis 30 VDC
Integrierte Schutzfunktion	Verpolungsschutz
Leistungsaufnahme	
Sensor-/Aktorversorgung	max. 12 W ¹⁾
Sensor-/Aktorversorgung	
Spannung	I/O-Versorgung abzüglich Spannungsabfall am Kurzschlusschutz
Spannungsabfall am Kurzschlusschutz bei 0,5 A	max. 2 VDC
Summenstrom	max. 0,5 A
kurzschlussfest	Ja
Digitale Eingänge	
Eingangsspannung	18 bis 30 VDC
Eingangsstrom bei 24 VDC	typ. 4 mA
Eingangscharakteristik nach EN 61131-2	Typ 1
EingangsfILTER	
Hardware	≤10 µs (Kanal 1 bis 4) / ≤70 µs (Kanal 5 bis 16)
Software	Default 0 ms, zwischen 0 und 25 ms in 0,2 ms Schritten einstellbar
Eingangsbeschaltung	Sink
Zusatzfunktionen	50 kHz Ereigniszählung, Torzeitmessung
Eingangswiderstand	typ. 5 kΩ
Schaltsschwellen	
Low	<5 VDC
High	>15 VDC
Ereigniszähler	
Anzahl	2
Signalform	Rechteckimpulse
Auswertung	Jede negative Flanke, Zähler ist rundlaufend
Eingangsfrequenz	max. 50 kHz
Zähler 1	Eingang 1
Zähler 2	Eingang 3
Zählfrequenz	max. 50 kHz
Zähltiefe	16 Bit
Torzeitmessung	
Anzahl	1
Signalform	Rechteckimpulse

Tabelle 2: X67DM9321.L12 - Technische Daten

Bestellnummer	X67DM9321.L12
Auswertung	Positive Flanke - negative Flanke
Zählfrequenz	
intern	48 MHz, 3 MHz, 187,5 kHz
Zähltiefe	16 Bit
Pausenlänge zwischen den Pulsen	≥100 µs
Pulslänge	≥20 µs
Unterstützte Eingänge	Eingang 2 oder Eingang 4
Digitale Ausgänge	
Ausführung	FET Plus-schaltend
Schaltspannung	I/O-Versorgung abzüglich Restspannung
Ausgangsnennstrom	0,5 A
Summennennstrom	8 A
Ausgangsbeschaltung	Source
Ausgangsschutz	Thermische Abschaltung bei Überstrom oder Kurzschluss, integrierter Schutz zum Schalten von Induktivitäten, Verpolungsschutz der Ausgangsversorgung
Diagnosestatus	Ausgangsüberwachung mit Verzögerung 10 ms
Leckstrom im ausgeschalteten Zustand	5 µA
Einschaltung bei Überlastabschaltung	ca. 10 ms (abhängig von der Modultemperatur)
Restspannung	<0,3 V bei Nennstrom 0,5 A
Kurzschlussspitzenstrom	<12 A
Schaltverzögerung	
0 -> 1	<400 µs
1 -> 0	<400 µs
Schaltfrequenz	
ohmsche Last	max. 100 Hz
Bremsspannung beim Abschalten induktiver Lasten	50 VDC
Einsatzbedingungen	
Einbaulage	
beliebig	Ja
Aufstellungshöhe über NN (Meeresspiegel)	
0 bis 2000 m	Keine Einschränkung
>2000 m	Reduktion der Umgebungstemperatur um 0,5°C pro 100 m
Schutzart nach EN 60529	IP67
Umgebungsbedingungen	
Temperatur	
Betrieb	-25 bis 60°C
Derating	-
Lagerung	-40 bis 85°C
Transport	-40 bis 85°C
Mechanische Eigenschaften	
Abmessungen	
Breite	53 mm
Höhe	155 mm
Tiefe	42 mm
Gewicht	330 g
Drehmoment für Anschlüsse	
M8	max. 0,4 Nm
M12	max. 0,6 Nm

Tabelle 2: X67DM9321.L12 - Technische Daten

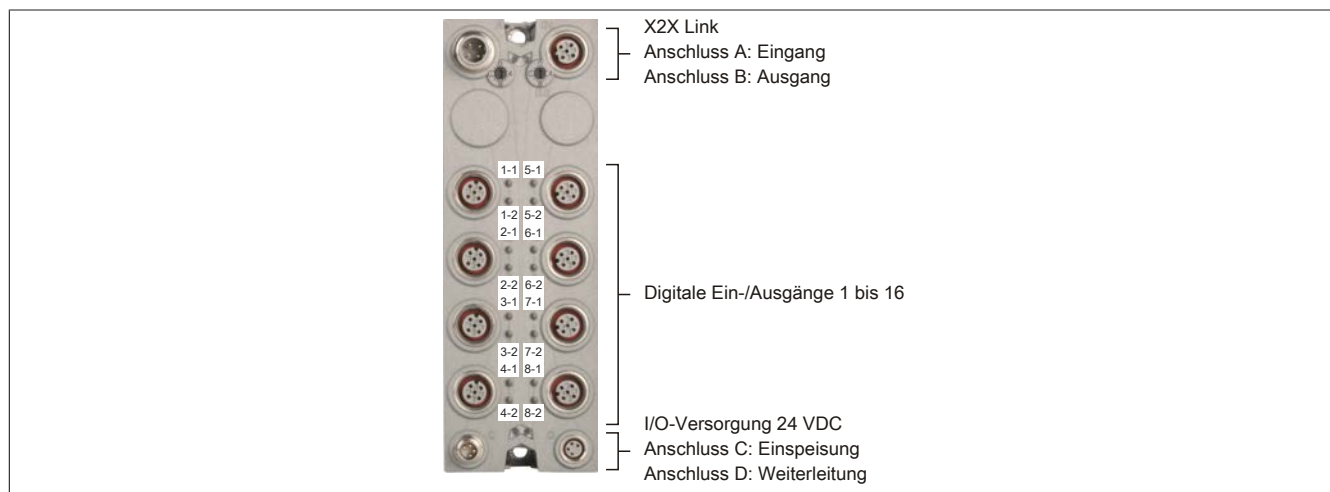
- 1) Die Leistungsaufnahme der am Modul angeschlossenen Sensoren und Aktoren darf 12 W nicht überschreiten.

4 Status-LEDs

Abbildung	LED	Farbe/Status	Beschreibung	
<p>Statusanzeige 1: links: grün, rechts: rot</p> <p>Statusanzeige 2: links: grün, rechts: rot</p>	Statusanzeige 1: Statusanzeige für X2X Link			
	LED	Grün	Rot	Beschreibung
		Aus	Aus	Keine Versorgung über X2X Link
		Ein	Aus	X2X Link versorgt, Kommunikation in Ordnung
		Aus	Ein	X2X Link versorgt, aber keine X2X Link Kommunikation
		Ein	Ein	PREOPERATIONAL: X2X Link versorgt, Modul nicht initialisiert
	I/O-LEDs			
	LED	Farbe	Status	Beschreibung
	1/1 - 8/2	Orange	-	Ausgangszustand des korrespondierenden digitalen Ein-/Ausgangs
	Statusanzeige 2: Statusanzeige für Modulfunktion			
	LED	Farbe	Status	Beschreibung
	Links	Grün	Aus	Modul nicht versorgt
			Single Flash	Modus RESET
			Double Flash	Modus BOOT (während Firmware-Update) ¹⁾
			Blinkend	Modus PREOPERATIONAL
Ein			Modus RUN	
Rechts	Rot	Aus	Modul nicht versorgt oder alles in Ordnung	
		Ein	Fehler- oder Resetzustand	
		Single Flash	Warnung/Fehler eines I/O-Kanals. Pegelüberwachung der Digitalausgänge hat angesprochen.	
		Double Flash	Versorgungsspannung nicht im gültigen Bereich	

1) Je nach Konfiguration kann ein Firmware-Update bis zu mehreren Minuten benötigen.

5 Bedien- und Anschlüsselemente



Linke Seite / Kanäle 1 bis 8 im ersten Byte		Rechte Seite / Kanäle 9 bis 16 im zweiten Byte	
Kanal	Anschluss	Anschluss	Kanal
1	1-1	5-1	9
2	1-2	5-2	10
...
7	4-1	8-1	15
8	4-2	8-2	16

6 Knotennummernschalter



Die dezentrale X2X Link Backplane, die die einzelnen X67 Module miteinander verbindet, ist selbstadressierend aufgebaut. Es ist nicht notwendig Knotennummern einzustellen. Anhand der Position im X2X Link Strang wird die Moduladresse vergeben.

In bestimmten Einsatzfällen, z. B. bei wechselnden Konfigurationen von modularen Maschinen ist es erforderlich bestimmte Modulgruppen auf eine fixe Adresse zu legen, unabhängig von den davor befindlichen Modulen im Strang.

Zu diesem Zweck besitzt das digitale Mischmodul einen Knotennummernschalter, mit dem die X2X Link Adresse eingestellt werden kann. Alle nachfolgenden Module beziehen sich auf diesen Offset und adressieren wieder automatisch.

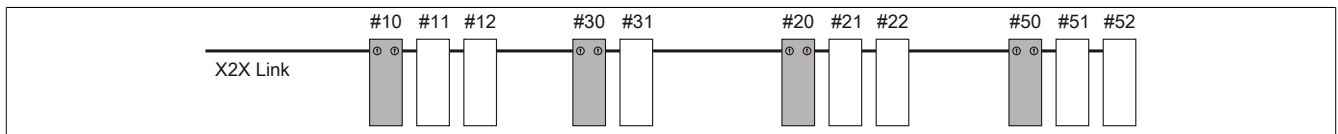


Abbildung 1: Beispielkonfiguration

Wenn am Modul die Knotennummer 0x00 eingestellt ist, wird die Moduladresse anhand der Position im X2X Link Strang vergeben.

7 X2X Link

Das Modul wird mit vorkonfektionierten Kabeln an X2X Link angeschlossen. Der Anschluss erfolgt über M12-Rundsteckverbinder.

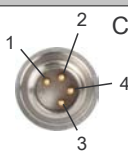
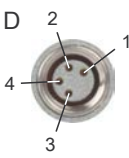
Anschluss	Anschlussbelegung	
	Pin	Bezeichnung
<p>A</p>	1	X2X+
	2	X2X
	3	X2X _L
	4	X2X _I
Schirm über Gewindeeinsatz im Modul.		
A → B-codiert (male), Eingang		
B → B-codiert (female), Ausgang		
<p>B</p>		

8 I/O-Versorgung 24 VDC

Die I/O-Versorgung wird über die M8-Anschlüsse C und D angeschlossen. Über Anschluss C (male) wird die I/O-Versorgung eingespeist. Anschluss D (female) dient zur Weiterleitung der I/O-Versorgung an andere Module.

Information:

Der maximal zulässige Strom für die I/O-Versorgung beträgt 8 A (4 A je Anschlusspin)!

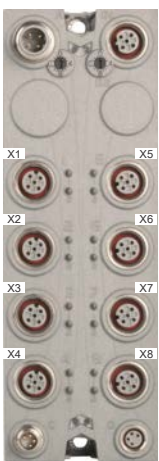
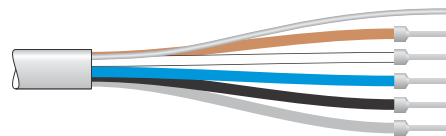
Anschluss	Anschlussbelegung	
	Pin	Bezeichnung
 C	1	24 VDC ¹⁾
	2	24 VDC ¹⁾
	3	GND
	4	GND
 D		
C → Anschluss (male) im Modul, Einspeisung der I/O-Versorgung D → Anschluss (female) im Modul, Weiterleitung der I/O-Versorgung		

- 1) Beide Versorgungspins müssen versorgt werden. Ein Abschalten der Ausgänge ist nur dann gewährleistet, wenn **beide** Pins von der Versorgung getrennt werden.

Information:


Wenn der Summenstrom der Ausgänge >4 A ist, muss über Anschluss D, Pin 2 ebenfalls Strom eingespeist werden.

9 Anschlussbelegung

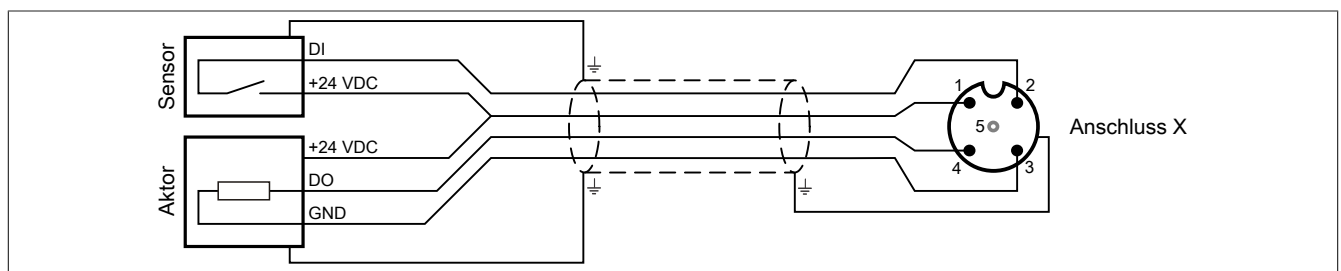
 X1 X5 X2 X6 X3 X7 X4 X8	 X1 bis X8 M12 ①	Schirm
		1 +24 VDC
		2 DI/DO x-1
		3 GND
		4 DI/DO x-2
		5 NC

- ① X67CA0A41.xxxx: M12 Sensorkabel gerade
X67CA0A51.xxxx: M12 Sensorkabel gewinkelt

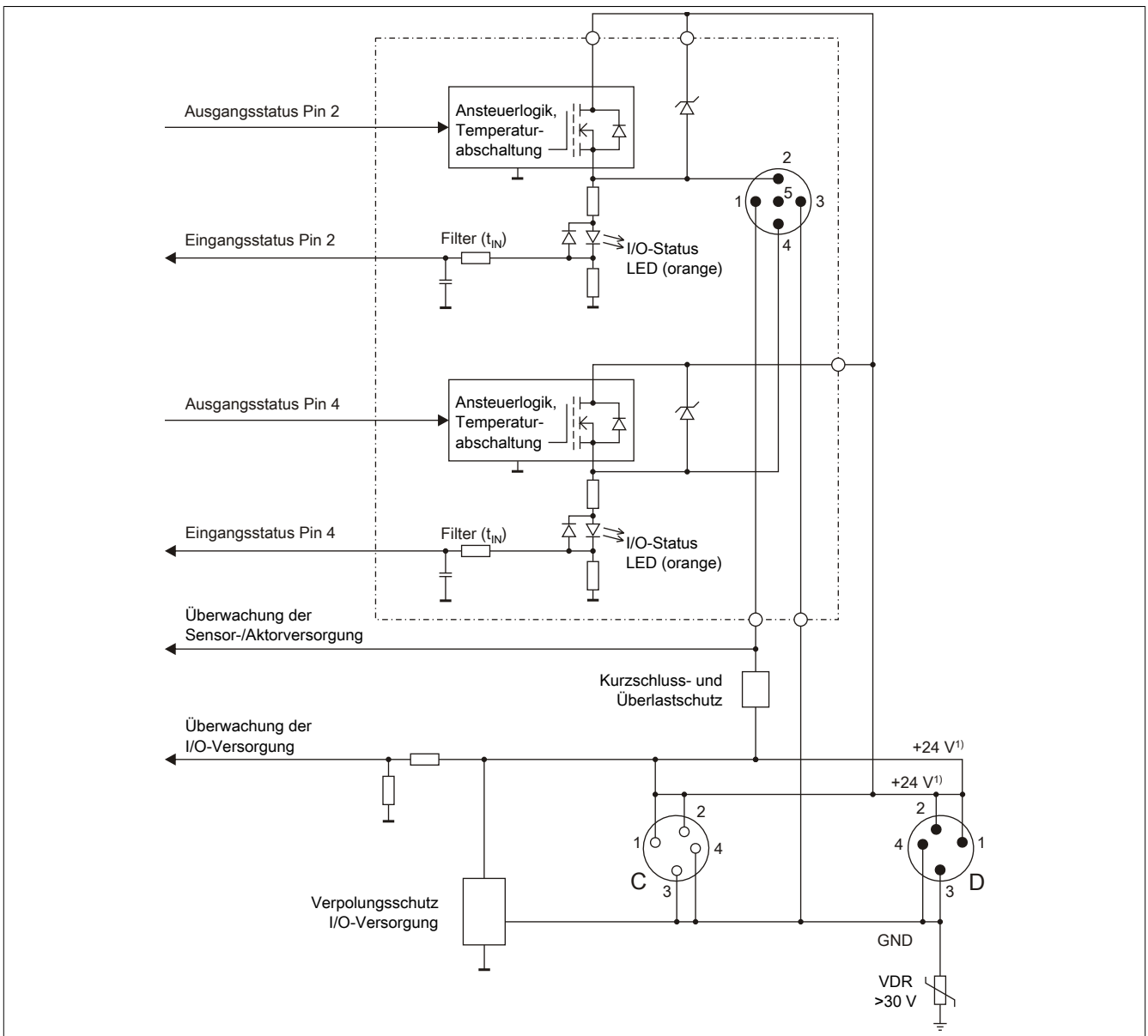
9.1 Anschluss X1 bis X8

M12, 5-polig	Anschlussbelegung	
Anschluss 1 bis 4	Pin	Bezeichnung
	1	24 VDC Sensor-/Aktorversorgung ¹⁾
	2	Ein-/Ausgang x-1
	3	GND
	4	Ein-/Ausgang x-2
	5	NC
	Schirm über Gewindeinsatz im Modul. 1) Sensor-/Aktorversorgung darf nicht extern erfolgen.	
Anschluss 5 bis 8	X1 bis X8 → A-Codiert (female), Ein-/Ausgang	

10 Anschlussbeispiele

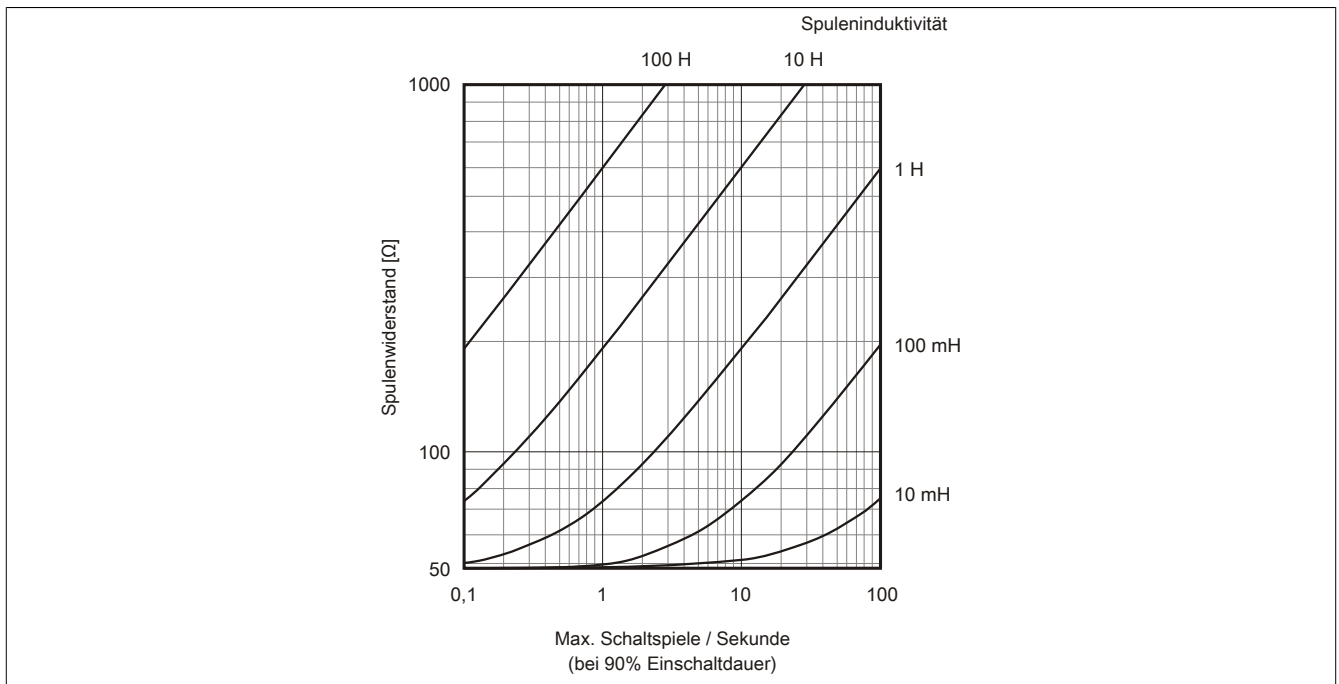


11 Ein-Ausgangsschema



1) Ein Abschalten der Ausgänge ist nur dann gewährleistet, wenn **beide** Pins von der Versorgung getrennt sind.

12 Schalten induktiver Lasten



13 Registerbeschreibung

13.1 Allgemeine Datenpunkte

Neben den in der Registerbeschreibung beschriebenen Registern verfügt das Modul über zusätzliche allgemeine Datenpunkte. Diese sind nicht modulspezifisch, sondern enthalten allgemeine Informationen wie z. B. Seriennummer und Hardware-Variante.

Die allgemeinen Datenpunkte sind im X67 System Anwenderhandbuch, Abschnitt "Zusätzliche Informationen - Allgemeine Datenpunkte" beschrieben.

13.2 Funktionsmodell 2 - Standard

Register	Name	Datentyp	Lesen		Schreiben	
			Zyklisch	Azyklisch	Zyklisch	Azyklisch
Konfiguration						
16	ConfigIOMask01	USINT				•
17	ConfigIOMask02	USINT				•
18	ConfigOutput03 (Eingangsfiler)	USINT				•
Kommunikation						
0	Eingangszustand der digitalen Eingänge 1 bis 8	USINT	•			
	DigitalInput01	Bit 0				
				
	DigitalInput08	Bit 7				
1	Eingangszustand der digitalen Eingänge 9 bis 16	USINT	•			
	DigitalInput09	Bit 0				
				
	DigitalInput16	Bit 7				
2	Schaltzustand der digitalen Ausgänge 1 bis 8	USINT			•	
	DigitalOutput01	Bit 0				
				
	DigitalOutput08	Bit 7				
3	Schaltzustand der digitalen Ausgänge 9 bis 16	USINT			•	
	DigitalOutput09	Bit 0				
				
	DigitalOutput16	Bit 7				
30	Status der digitalen Ausgänge 1 bis 8	USINT	•			
	StatusDigitalOutput01	Bit 0				
				
	StatusDigitalOutput08	Bit 7				
31	Status der digitalen Ausgänge 9 bis 16	USINT	•			
	StatusDigitalOutput09	Bit 0				
				
	StatusDigitalOutput16	Bit 7				
26	Eingangslatch positive Flanken 1 bis 8	USINT	•			
	InputLatch01	Bit 0				
				
	InputLatch08	Bit 7				
27	Eingangslatch positive Flanken 9 bis 16	USINT	•			
	InputLatch09	Bit 0				
				
	InputLatch16	Bit 7				
28	Quittierung Eingangslatch 1 bis 8	USINT			•	
	QuitInputLatch01	Bit 0				
				
	QuitInputLatch08	Bit 7				
29	Quittierung Eingangslatch 9 bis 16	USINT			•	
	QuitInputLatch09	Bit 0				
				
	QuitInputLatch16	Bit 7				
8192	asy_ModulID	UINT		•		
8196	asy_SupplyStatus	USINT		•		
8208	asy_SupplyInput	USINT		•		
8210	asy_SupplyOutput	USINT		•		

13.3 Funktionsmodell 1 - Zähler

Register	Name	Datentyp	Lesen		Schreiben	
			Zyklisch	Azyklisch	Zyklisch	Azyklisch
Konfiguration						
16	ConfigIOMask01	USINT				•
17	ConfigIOMask02	USINT				•
20	ConfigOutput01 (Zählerkanal 1)	USINT				•
22	ConfigOutput02 (Zählerkanal 2)	USINT				•
18	ConfigOutput03 (Eingangsfiler)	USINT				•
Kommunikation						
0	Eingangszustand der digitalen Eingänge 1 bis 8	USINT	•			
	DigitalInput01	Bit 0				
				
1	DigitalInput08	Bit 7	•			
	Eingangszustand der digitalen Eingänge 9 bis 16	USINT				
	DigitalInput09	Bit 0				
2				
	DigitalInput16	Bit 7				
	Schaltzustand der digitalen Ausgänge 1 bis 8	USINT				
3	DigitalOutput01	Bit 0				•
				
	DigitalOutput08	Bit 7				
30	Schaltzustand der digitalen Ausgänge 9 bis 16	USINT				•
	DigitalOutput09	Bit 0				
				
31	DigitalOutput16	Bit 7	•			
	Status der digitalen Ausgänge 1 bis 8	USINT				
	StatusDigitalOutput01	Bit 0				
26	•			
	StatusDigitalOutput08	Bit 7				
	Status der digitalen Ausgänge 9 bis 16	USINT				
27	StatusDigitalOutput09	Bit 0	•			
				
	StatusDigitalOutput16	Bit 7				
28	Eingangslatch positive Flanken 1 bis 8	USINT	•			
	InputLatch01	Bit 0				
				
29	InputLatch08	Bit 7	•			
	Eingangslatch positive Flanken 9 bis 16	USINT				
	InputLatch09	Bit 0				
4				
	InputLatch16	Bit 7				
	Quittierung Eingangslatch 1 bis 8	USINT				
6	QuitInputLatch01	Bit 0				•
				
	QuitInputLatch08	Bit 7				
20	QuitInputLatch09	Bit 0				•
				
	QuitInputLatch16	Bit 7				
22	Rücksetzen Zähler 1	USINT				•
	ResetCounter01	Bit 5				
8192	Rücksetzen Zähler 2	USINT				•
	ResetCounter02	Bit 5				
8196	asy_ModulID	UINT		•		
8208	asy_SupplyStatus	USINT		•		
8210	asy_SupplyInput	USINT		•		
	asy_SupplyOutput	USINT		•		

13.4 Funktionsmodell 254 - Bus Controller

Register	Offset ¹⁾	Name	Datentyp	Lesen		Schreiben	
				Zyklisch	Azyklisch	Zyklisch	Azyklisch
Konfiguration							
16	-	ConfigIOMask01	USINT				•
17	-	ConfigIOMask02	USINT				•
20	-	ConfigOutput01 (Zählerkanal 1)	USINT				•
22	-	ConfigOutput02 (Zählerkanal 2)	USINT				•
18	-	ConfigOutput03 (Eingangsfiler)	USINT				•
Kommunikation							
0	0	Eingangszustand der digitalen Eingänge 1 bis 16	UINT	•			
		DigitalInput01	Bit 0				
					
		DigitalInput16	Bit 15				
2	2	Schaltzustand der digitalen Ausgänge 1 bis 16	UINT			•	
		DigitalOutput01	Bit 0				
					
		DigitalOutput16	Bit 15				
30	-	Status der digitalen Ausgänge 1 bis 16	UINT	•			
		StatusDigitalOutput01	Bit 0				
					
		StatusDigitalOutput16	Bit 15				
26	-	Eingangslatch positive Flanken 1 bis 8	USINT	•			
		InputLatch01	Bit 0				
					
		InputLatch08	Bit 7				
27	-	Eingangslatch positive Flanken 9 bis 16	USINT	•			
		InputLatch09	Bit 0				
					
		InputLatch16	Bit 7				
28	-	Quittierung Eingangslatch 1 bis 8	USINT			•	
		QuitInputLatch01	Bit 0				
					
		QuitInputLatch08	Bit 7				
29	-	Quittierung Eingangslatch 9 bis 16	USINT			•	
		QuitInputLatch09	Bit 0				
					
		QuitInputLatch16	Bit 7				
4	-	Counter01	UINT		•		
6	-	Counter02	UINT		•		
20	-	Rücksetzen Zähler 1	USINT			•	
		ResetCounter01	Bit 5				
22	-	Rücksetzen Zähler 2	USINT			•	
		ResetCounter02	Bit 5				
8192	-	asy_ModulID	UINT		•		
8196	-	asy_SupplyStatus	USINT		•		
8208	-	asy_SupplyInput	USINT		•		
8210	-	asy_SupplyOutput	USINT		•		

1) Der Offset gibt an, wo das Register im CAN-Objekt angeordnet ist.

13.4.1 CAN-I/O Bus Controller

Das Modul belegt an CAN-I/O 2 digitale logische Steckplätze.

13.5 Konfiguration

13.5.1 I/O-Maske 1 bis 8

Name:
ConfigIOMask01

In diesem Register können die Kanäle als Ein-/Ausgänge parametrierbar werden. Es wird auch über die Behandlung der Kanäle mit Ausgangsüberwachung oder Filterung bestimmt. Ausgänge werden überwacht, jedoch nicht gefiltert.

Information:

Im Zählerbetrieb können die Kanäle 1 bis 4 nur als Eingänge konfiguriert werden.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Beschreibung	Wert	Information
0	Kanal 1 als Ein-/Ausgang parametrierbar	0	Als Eingang parametrierbar
		1	Als Ausgang parametrierbar
...
7	Kanal 8 als Ein-/Ausgang parametrierbar	0	Als Eingang parametrierbar
		1	Als Ausgang parametrierbar

13.5.2 I/O-Maske 9 bis 16

Name:
ConfigIOMask02

In diesem Register können die Kanäle als Ein-/Ausgänge parametrierbar werden. Es wird auch über die Behandlung der Kanäle mit Ausgangsüberwachung oder Filterung bestimmt. Ausgänge werden überwacht, jedoch nicht gefiltert.

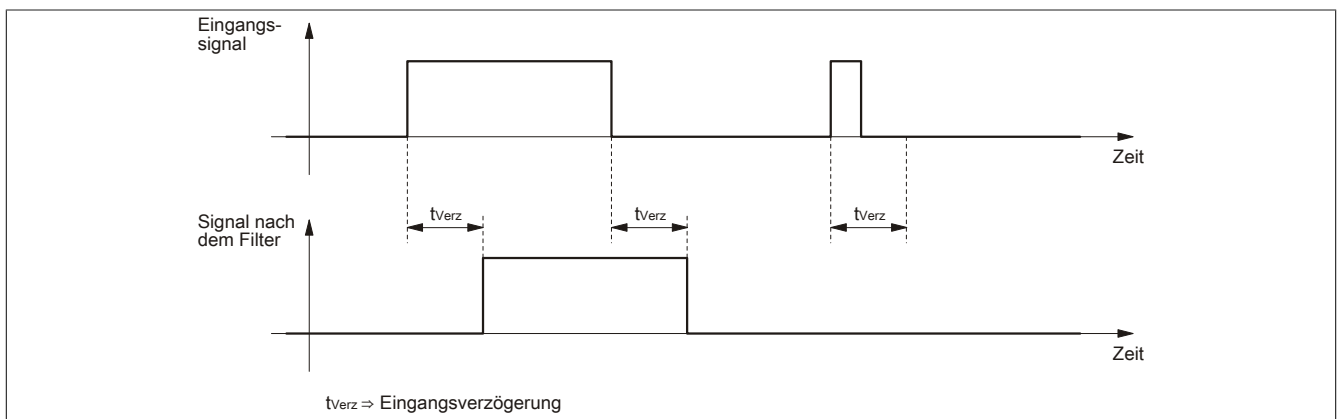
Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Beschreibung	Wert	Information
0	Kanal 9 als Ein-/Ausgang parametrierbar	0	Als Eingang parametrierbar
		1	Als Ausgang parametrierbar
...
7	Kanal 16 als Ein-/Ausgang parametrierbar	0	Als Eingang parametrierbar
		1	Als Ausgang parametrierbar

13.5.3 Eingangsfiler

Für jeden Eingang ist ein Eingangsfiler vorhanden. Die Eingangsverzögerung kann durch das Register "ConfigOutput03" auf Seite 14 eingestellt werden. Störpulse, die kürzer sind als die Eingangsverzögerung, werden durch den Eingangsfiler unterdrückt.



13.5.3.1 Digitale Eingangsfilter

Name:

ConfigOutput03

In diesem Register kann der Filterwert für alle digitalen Eingänge parametrisiert werden.

Der Filterwert kann in Schritten von 100 μ s eingestellt werden. Da die Abtastung der Eingangssignale jedoch im Raster von 200 μ s erfolgt, ist es sinnvoll Werte in 2er-Schritten einzugeben.

Datentyp	Werte	Filter
USINT	0	Kein Softwarefilter (Defaultwert)
	2	0,2 ms

	250	25 ms - höhere Werte werden auf diesen Wert begrenzt

13.5.4 Konfiguration der Zählkanäle 1 und 2

Name:

ConfigOutput01 bis ConfigOutput02

ResetCounter01 bis ResetCounter02

In diesem Register können die Zählkanäle 1 und 2 konfiguriert werden.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Beschreibung	Wert	Information
0 - 2	Konfiguration der Zählfrequenz (nur bei Torzeitmessung)	000	Zählfrequenz = 48 MHz
		001	Zählfrequenz = 3 MHz
		010	Zählfrequenz = 187,5 kHz
		011 bis 111	Reserviert
3 - 4	Reserviert	0	
5	ResetCounter0x	0	Kein Einfluss auf Zähler
		1	Zähler löschen
6 - 7	Konfiguration der Betriebsart	0	Ereigniszählerbetrieb
		1	Torzeitmessung

Ereigniszählerbetrieb

Erfasst werden die fallenden Flanken am Zähleringang.

Der Zählerstand wird mit einem festen Versatz bezogen auf den Netzwerkzyklus erfasst und im selben Zyklus übertragen.

Torzeitmessung

Information:

Es kann immer nur einer der Zählkanäle zur Torzeitmessung verwendet werden.

Erfasst wird die Zeit von steigender bis zur fallenden Flanke des Gateeingangs mit einer internen Frequenz. Das Ergebnis wird auf Überlauf geprüft (0xFFFF).

Die Erholzeit zwischen den Messungen muss >100 μ s sein.

Das Messergebnis wird mit der fallenden Flanke in den Ergebnisspeicher übertragen.

13.6 Kommunikation

13.6.1 Digitale Eingänge

Ungefiltert

Der Eingangszustand wird mit einem festen Versatz bezogen auf den Netzwerkzyklus erfasst und im selben Zyklus übertragen.

Gefiltert

Der gefilterte Zustand wird mit einem festen Versatz bezogen auf den Netzwerkzyklus erfasst und im selben Zyklus übertragen. Das Filtern erfolgt asynchron zum Netzwerk in einem Raster von 200 µs mit einem Netzwerk bedingten Jitter von bis zu 50 µs.

13.6.1.1 Eingangszustand der digitalen Eingänge 1 bis 16

Name:

DigitalInput01 bis DigitalInput16

In diesem Register ist der Eingangszustand der digitalen Eingänge 1 bis 16 abgebildet.

Datentyp	Werte
UINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	DigitalInput01	0 oder 1	Eingangszustand Digitaleingang 1
...		...	
15	DigitalInput16	0 oder 1	Eingangszustand Digitaleingang 16

13.6.1.2 Eingangszustand der digitalen Eingänge 1 bis 8

Name:

DigitalInput01 bis DigitalInput08

In diesem Register ist der Eingangszustand der digitalen Eingänge 1 bis 8 abgebildet.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	DigitalInput01	0 oder 1	Eingangszustand Digitaleingang 1
...		...	
7	DigitalInput08	0 oder 1	Eingangszustand Digitaleingang 8

13.6.1.3 Eingangszustand der digitalen Eingänge 9 bis 16

Name:

DigitalInput09 bis DigitalInput16

In diesem Register ist der Eingangszustand der digitalen Eingänge 9 bis 16 abgebildet.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	DigitalInput09	0 oder 1	Eingangszustand Digitaleingang 9
...		...	
7	DigitalInput16	0 oder 1	Eingangszustand Digitaleingang 16

13.6.2 Digitale Ausgänge

Der Ausgangszustand wird auf die Ausgangskanäle mit einem festen Versatz bezogen auf den Netzwerkzyklus (SyncOut) übertragen.

13.6.2.1 Schaltzustand der digitalen Ausgänge 1 bis 16

Name:

DigitalOutput01 bis DigitalOutput16

In diesem Register ist der Schaltzustand der digitalen Ausgänge 1 bis 16 hinterlegt.

Datentyp	Werte
UINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	DigitalOutput01	0	Digitalausgang 01 rückgesetzt
		1	Digitalausgang 01 gesetzt
...		...	
15	DigitalOutput16	0	Digitalausgang 16 rückgesetzt
		1	Digitalausgang 16 gesetzt

13.6.2.2 Schaltzustand der digitalen Ausgänge 1 bis 8

Name:

DigitalOutput01 bis DigitalOutput08

In diesem Register ist der Schaltzustand der digitalen Ausgänge 1 bis 8 hinterlegt.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	DigitalOutput01	0	Digitalausgang 01 rückgesetzt
		1	Digitalausgang 01 gesetzt
...		...	
7	DigitalOutput08	0	Digitalausgang 08 rückgesetzt
		1	Digitalausgang 08 gesetzt

13.6.2.3 Schaltzustand der digitalen Ausgänge 9 bis 16

Name:

DigitalOutput09 bis DigitalOutput16

In diesem Register ist der Schaltzustand der digitalen Ausgänge 9 bis 16 hinterlegt.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	DigitalOutput09	0	Digitalausgang 09 rückgesetzt
		1	Digitalausgang 09 gesetzt
...		...	
7	DigitalOutput16	0	Digitalausgang 16 rückgesetzt
		1	Digitalausgang 16 gesetzt

13.6.3 Überwachungsstatus der digitalen Ausgänge

Auf dem Modul werden die Ausgangszustände der Ausgänge mit den Sollzuständen verglichen. Als Sollzustand wird die Ansteuerung der Ausgangstreiber verwendet.

Eine Änderung des Ausgangszustands bewirkt das Zurücksetzen der Überwachung dieses Ausganges. Der Status jedes einzelnen Kanals kann ausgelesen werden. Eine Änderung des Überwachungsstatus wird aktiv als Fehlermeldung abgesetzt.

13.6.3.1 Status der digitalen Ausgänge 1 bis 16

Name:

StatusDigitalOutput01 bis StatusDigitalOutput16

In diesem Register ist der Status der digitalen Ausgänge 1 bis 16 abgebildet.

Datentyp	Werte
UINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	StatusDigitalOutput01	0	Kanal 01: Kein Fehler
		1	Kanal 01: Kurzschluss oder Überlast
...		...	
15	StatusDigitalOutput16	0	Kanal 16: Kein Fehler
		1	Kanal 16: Kurzschluss oder Überlast

13.6.3.2 Status der digitalen Ausgänge 1 bis 8

Name:

StatusDigitalOutput01 bis StatusDigitalOutput08

In diesem Register ist der Status der digitalen Ausgänge 1 bis 8 abgebildet.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	StatusDigitalOutput01	0	Kanal 01: Kein Fehler
		1	Kanal 01: Kurzschluss oder Überlast
...		...	
7	StatusDigitalOutput08	0	Kanal 08: Kein Fehler
		1	Kanal 08: Kurzschluss oder Überlast

13.6.3.3 Status der digitalen Ausgänge 9 bis 16

Name:

StatusDigitalOutput09 bis StatusDigitalOutput16

In diesem Register ist der Status der digitalen Ausgänge 9 bis 16 abgebildet.

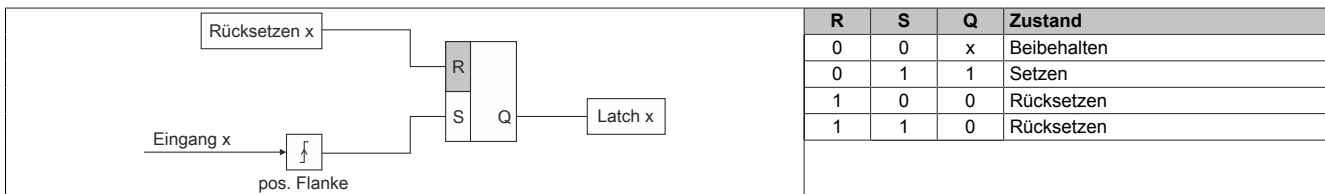
Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	StatusDigitalOutput09	0	Kanal 09: Kein Fehler
		1	Kanal 09: Kurzschluss oder Überlast
...		...	
7	StatusDigitalOutput16	0	Kanal 16: Kein Fehler
		1	Kanal 16: Kurzschluss oder Überlast

13.6.4 Eingangslatch

Das Funktionsprinzip entspricht dem eines vorrangig rücksetzenden RS-Flip-Flops.



13.6.4.1 Eingangslatch positive Flanken 1 bis 8

Name:

InputLatch01 bis InputLatch08

In diesem Register können die positiven Flanken der Eingangssignale mit einer Auflösung von 200 µs gelatcht werden. Mit dem Register "QuitInputLatch0x" auf Seite 18 wird der Eingangslatch wieder rückgesetzt bzw. ein Latchen verhindert.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	InputLatch01	0	Eingang 1 nicht latchen
		1	Eingang 1 latchen
...
7	InputLatch08	0	Eingang 8 nicht latchen
		1	Eingang 8 latchen

13.6.4.2 Eingangslatch positive Flanken 9 bis 16

Name:

InputLatch09 bis InputLatch16

In diesem Register können die positiven Flanken der Eingangssignale mit einer Auflösung von 200 µs gelatcht werden. Mit dem Register "QuitInputLatchxx" auf Seite 19 wird der Eingangslatch wieder rückgesetzt bzw. ein Latchen verhindert.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	InputLatch09	0	Eingang 9 nicht latchen
		1	Eingang 9 latchen
...
7	InputLatch16	0	Eingang 16 nicht latchen
		1	Eingang 16 latchen

13.6.4.3 Quittierung Eingangslatch 1 bis 8

Name:

QuitInputLatch01 bis QuitInputLatch08

In diesem Register wird der Eingangslatch kanalweise rückgesetzt.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	QuitInputLatch01	0	Eingang 1 nicht rücksetzen
		1	Eingang 1 rücksetzen
...
7	QuitInputLatch08	0	Eingang 8 nicht rücksetzen
		1	Eingang 8 rücksetzen

13.6.4.4 Quittierung Eingangslatch 9 bis 16

Name:

QuitInputLatch09 bis QuitInputLatch16

In diesem Register wird der Eingangslatch kanalweise rückgesetzt.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Bezeichnung	Wert	Information
0	QuitInputLatch09	0	Eingang 9 nicht rücksetzen
		1	Eingang 9 rücksetzen
...		...	
7	QuitInputLatch16	0	Eingang 16 nicht rücksetzen
		1	Eingang 16 rücksetzen

13.6.5 Ereigniszähler / Torzeitmessung

Name:

Counter01 und Counter02

Dieses Register enthält je nach Modus den Zählwert oder die Torzeit von Kanal 1 und Kanal 2.

Datentyp	Werte
UINT	0 bis 65535

13.6.6 Auslesen der Modul-ID

Name:

asy_ModulID

Dieses Register bietet eine Möglichkeit die Modul-ID auszulesen.

Datentyp	Werte
UINT	Modul-ID

13.6.7 Betriebsgrenzen Statusregister

Name:

asy_SupplyStatus

In diesem Register kann der Status der Betriebsgrenzen ausgelesen werden.

Datentyp	Werte
USINT	Siehe Bitstruktur

Bitstruktur:

Bit	Beschreibung	Wert	Information
0	Eingangversorgung innerhalb/außerhalb der Warnungsgrenzen	0	Innerhalb der Warnungsgrenzen (18 bis 30 V)
		1	Außerhalb der Warnungsgrenzen (<18 V oder >30 V)
1	Reserviert	0	
2	Ausgangversorgung innerhalb/außerhalb der Warnungsgrenzen	0	Innerhalb der Warnungsgrenzen (18 bis 30 V)
		1	Außerhalb der Warnungsgrenzen (<18 V oder >30 V)
3 - 7	Reserviert	0	

13.6.8 I/O-Versorgungsspannung

Name:

asy_SupplyInput

Dieses Register enthält die vom Modul gemessene I/O-Versorgungsspannung.

Datentyp	Werte	Information
USINT	0 bis 255	Auflösung 1 V

13.6.9 Ausgangsversorgungsspannung

Name:

asy_SupplyOutput

Dieses Register enthält die vom Modul gemessene Ausgangsversorgungsspannung.

Datentyp	Werte	Information
USINT	0 bis 255	Auflösung 1 V

13.7 Minimale I/O-Updatezeit

Die minimale I/O-Updatezeit gibt an, bis zu welcher Zeit der Buszyklus heruntergefahren werden kann, so dass in jedem Zyklus ein I/O-Update erfolgt.

Minimale I/O-Updatezeit	
Ohne Filterung	150 μ s
Mit Filterung	200 μ s
Zählbetrieb	250 μ s

13.8 Minimale Zykluszeit

Die minimale Zykluszeit gibt an, bis zu welcher Zeit der Buszyklus heruntergefahren werden kann, ohne dass Kommunikationsfehler auftreten. Es ist zu beachten, dass durch sehr schnelle Zyklen die Restzeit zur Behandlung der Überwachungen, Diagnosen und azyklischen Befehle verringert wird.

Minimale Zykluszeit	
Ohne Filterung	150 μ s
Mit Filterung	200 μ s
Zählbetrieb	250 μ s